

DE1-SoC – ARM® A9 内蔵 Cyclone V SE SoC 開発、教育、入門用ボード

大学、高専法人向け直販（校費扱い）アカデミック版 在庫あり。

DE1-SoC は Terasic 社が開発した Altera Cyclone V SE SoC 搭載の FPGA 評価、開発、教育、入門用ボード。もはや最新 QuartusII では開発できない旧世代の DE0,DE1,DE2,DE2-70 などの後継機種としておすすめする。

DE1-SoC は FPGA 部に加え ARM®コアを含む HPS 部を内蔵したアルテラ **Cyclone V SE 5CSEMA5F31C6N** を搭載しているため FPGA などのロジック系に加え、マイコンや組み込み関係の教育にも利用できる。Cyclone V 世代は、旧世代の Cyclone IV からアーキテクチャが進化。ロジックアレイブロック(LAB)は ALM 構造で一部をメモリ(MLAB)として利用可能。演算が可変精度 DSP ブロックで浮動小数点演算まで効率よく実装できることや、ハードメモリコントローラを内蔵するなど多くの点で Cyclone IV,III,II 世代より高性能。28nm へのプロセス進化は前世代と比較して速度、電力、発熱の点で有利。旧 DE1 と比較してボードの I/O 機能ではビデオ入力ができるようになり、VGA も 8bit x 3 に強化。G センサ、12bit 8ch A/D コンバータを搭載している分、ボード単体での利用範囲が広がった。USB2.0 (HS) で接続できる USB Blaster II を搭載しているため PC との通信も従来より高速動作。

立野電脳(株)ではこのほか、SoCKit, DE0-CV, Cyclone V GX Starter Kit など 10 種類の Cyclone V ボードを出荷中。

* FPGA ボード比較表

	新世代 FPGA	2 世代前の FPGA	3 世代前の FPGA	3 世代前の FPGA
ボード型番	DE1-SoC (2014 発売)	DE0 (2009 発売)	DE1 (2005 発売)	DE2 (2005 発売), DE2-70
デバイス	Cyclone V SEA5 SoC	CycloneIII-16	CycloneII-20	Cyclone II-35, -70
ALM	32,075	-	-	-
LE 数	85,000(LE 換算)	15,408	18,752	33,216, 68,416
内部 RAM ビット数	3,970Kb (397 M10K)	504Kb(56 M9K)	234Kb (52 M4K)	473Kb, 1,125Kb
MLAB	480Kb	-	-	-
乗算器	174(18x19)	56(18x18)	26(18x18)	35, 150 (18x18)
可変精度 DSP ブロック	87	-	-	-
プロセッサコア	Dual ARM® CortexA9	-	-	-
PLL(FPGA 部/HPS 部)	6 / 3	4 / -	4 / -	4 / -
高速トランシーバ	-	-	-	-
外部 SRAM	-	-	512KB SRAM	512KB, 2MB SRAM
外部 DRAM(FPGA 部)	64MB SDRAM	8MB SDRAM	8MB SDRAM	8MB, 64MB SDRAM
外部 DRAM(HPS 部)	1GB DDR3(HPS)	-	-	-
外部 Flash	-(HPS) (注 1)	4MB Flash	4MB Flash	4MB, 8MB Flash
Config 用 EPCS(Q) ROM	EPCS128 (注 2)	EPCS4	EPCS4	EPCS16
SD card スロット	MicroSD(HPS)	SD	SD	SD
LCD	-	-(16x2 別オプション)	-	16x2 文字
NTSC ビデオ入力	1 (ADV7180)	-	-	1, 2
VGA 出力(max1280x1024)	8bit x 3 DAC(ADV7123)	4bit x 3(抵抗分割)	4bit x 3(抵抗分割)	10bit x 3 DAC
オーディオ入出力	24bit CODEC(WM8731)	-	24bit CODEC	24bit CODEC
USB2.0 Device ポート	-	-	-	ISP1362 (OTG)
USB2.0 Host ポート	2(HPS) (ULPI PHY+HUB)	-	-	OTG を利用
Serial ポート	USB-UART(HPS)	RS-232(コネクタなし)	RS-232(Dsub)	RS-232(Dsub)
Ethernet	10/100/1G(HPS)	-	-	10/100
IR ポート	1 Emitter / 1 receiver	-	-	1 IrDA transceiver
HSMC 拡張バス	-	-	-	-
GPIO 拡張バス	70 I/O	70 I/O	70 I/O	70 I/O
LTC Header	1(HPS)	-	-	-
G センサ / 温度センサ	1(HPS)(ADXL345) / -	-	-	-
A/D ポート	12bit 8ch 1Msps (注 3)	-	-	-
PS/2 ポート	1	1	1	1
7-seg LED	6	4	4	8
User Push SW	4+1(HPS)	3	4	4
User Slide SW(DPDT)	10	10	10	18
User LED	10+1(HPS)	10	18	27
USB Blaster 機能(USB 速度)	USB Blaster II(HS)	USB Blaster(FS)	USB Blaster(FS)	USB Blaster(FS)

(注 1) 外部 QSPI Flash は 実装されていません。立野電脳ではオプションとして出荷時に実装して納品可能です。ご相談ください

(注 2) Board Rev.D までは EPCQ256。Rev.E 以降は EPCS128

(注 3) Board Rev.E までは AD7928。Rev.F 以降では LTC2308。

Terasic Inc. 正規代理店

FPGA, DSP, BUS ツール各種取扱い

立野電脳株式会社 EXT 営業

各商標の権利は、それぞれの所有者に帰属します。このカタログの内容、製品仕様等は、予告なく変更される場合があります。11/11/2016 改訂

 EXT営業部
E-mail : sales@dsp-tdi.com

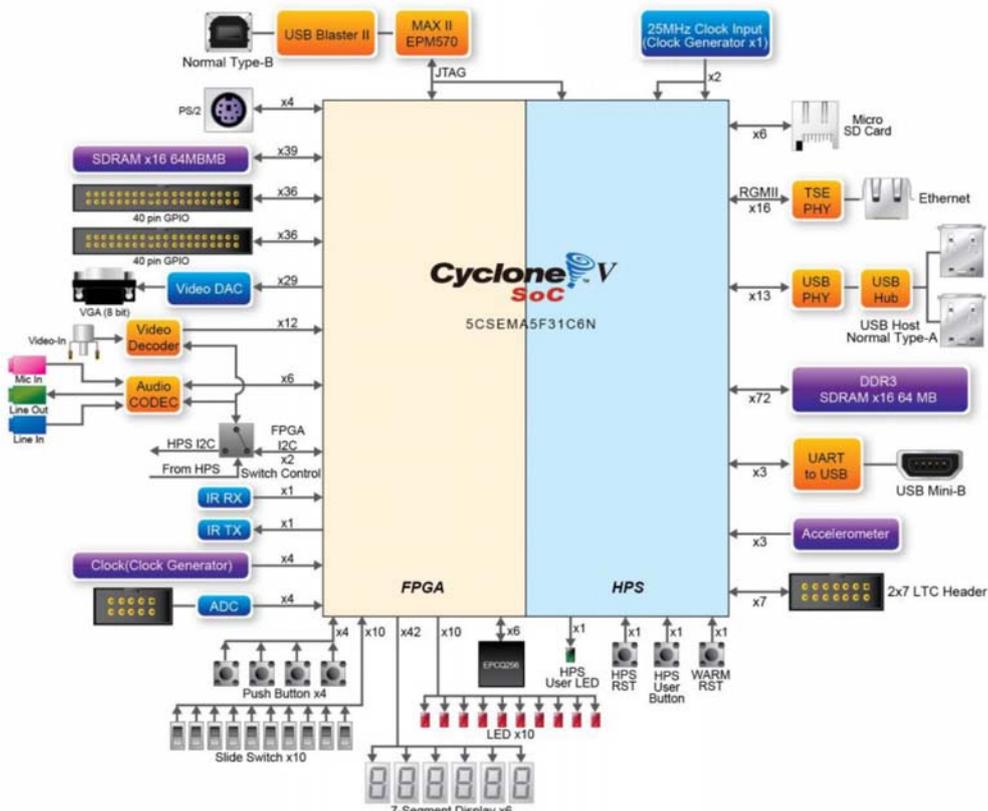
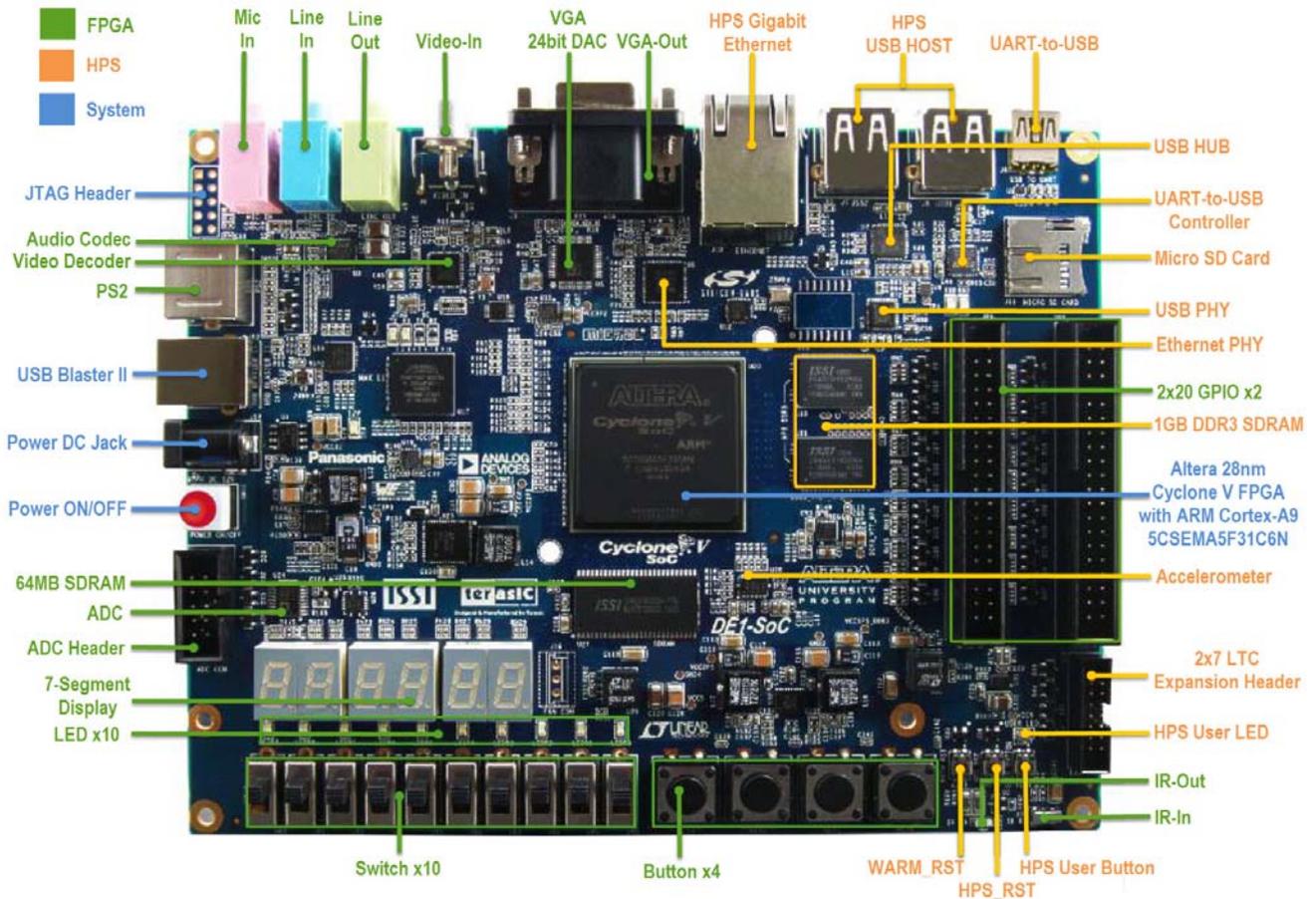
〒198-0063 東京都青梅市梅郷5-955 TEL.0428-77-7000 FAX.0428-77-7010

URL <http://www.dsp-tdi.com/>

* DE1-SoC Cyclone V SE SoC デバイスの(ハードプロセッサシステム)HPS 部の機能

- * 800MHz デュアルコア ARM Cortex-A9™ MPCore™プロセッサ 単/倍精度浮動小数点演算ユニット含む
- * 512KB L2 キャッシュ、64KB スクラッチ RAM、汎用タイマ、ウォッチドックタイマ
- * DDR3 マルチポート DRAM コントローラ、QPSI / NAND フラッシュ/等コントローラ
- * I2C,SPI,UART 等コントローラ、10/100/1G Ethernet MAC、USB2.0 OTG コントローラ

* DE1-SoC 基板図、ブロック図



Terasic Inc. 正規代理店
立野電脳株式会社 EXT 営業

各商標の権利は、それぞれの所有者に帰属します。このカタログの内容、製品仕様等は、予告なく変更される場合があります。8/21/2015 改訂

立野電脳 EXT営業部
E-mail : sales@dsp-tdi.com

〒198-0063 東京都青梅市梅郷5-955 TEL.0428-77-7000 FAX.0428-77-7010

URL <http://www.dsp-tdi.com/>